DS n∘1 - Électronique Numérique

NOM: PRÉNOM:

Barème indicatif: 2.5pts + 6pts + 9pts + 2.5pts

1 Bus et codage

1. On cherche à attribuer un code binaire à chacun des 95 étudiants du cycle préparatoire de l'ISTIA (première et deuxième années confondues). Donner (en le justifiant) le nombre minimum de bits nécessaire pour ce code.
↪

2. Un codage est proposé sur 12 bits .

- D_{11} représente l'année préparatoire (0 : 1ère année, 1 : 2ème année).
- $D_{10}.D_9$ représentent le groupe de TD (par exemple 01 pour le groupe TD1 et 11 pour le groupe TD3).
- $D_8.D_7$ représentent le groupe de TP (par exemple 01 pour le groupe TP1 et 11 pour le groupe TP3).
- $D_6.D_5.D_4.D_3.D_2.D_1.D_0$ représentent le numéro de l'étudiant. Chaque numéro doit être unique au sein de l'école.

Quel effectif maximal d'étudiants peut être couvert par ce codage? Justifier.
↪

Donner l'expression $S(D_{11}, D_{10}, ..., D_0)$ qui correspond à tous les étudiants de première année appartenant au groupe de TD2 et au groupe de TP3.
↪

2 Multiplication de nombres binaires

1. Compléter la table de multiplication de $A \times B$ avec A et B deux nombres binaires codés sur 1 bit.

A	B	$A \times B$
0	0	
0	1	
1	0	
1	1	

Proposer un logigramme pour $A \times B$
$\hookrightarrow$

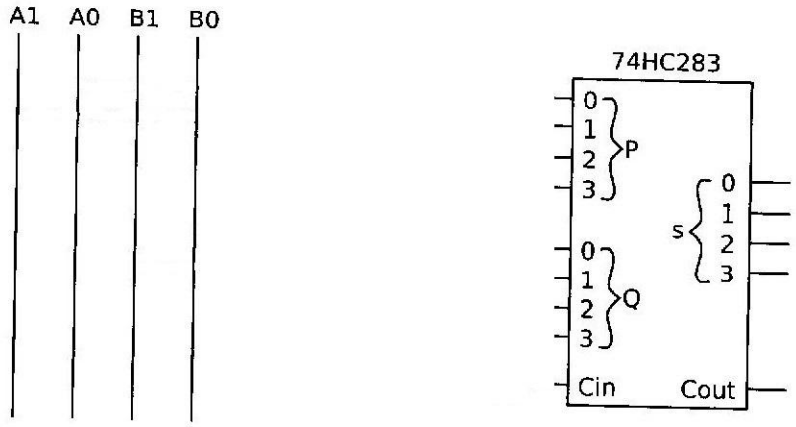
2. On s'intéresse maintenant à la multiplication de deux nombres A et B codés sur 2 bits. La multiplication de deux nombres binaires se fait de la même façon qu'avec les nombres décimaux:

$$\begin{array}{rccccl} & & & 1 & 0 & (2)_{10} \\ \times & & & 1 & 1 & (3)_{10} \\ \hline & & & 1 & 0 & (2)_{10} \\ + & & 1 & 0 & \bullet & (4)_{10} \\ \hline & & 1 & 1 & 0 & (6)_{10} \end{array}$$

Sur combien de bits au minimum doit être codé C, le résultat de l'opération $A \times B$ (A et B étant codés sur 2 bits)?
$\hookrightarrow$

Compléter le calcul général de la multiplication de A par B (A_1 étant le bit de poids fort de A et A_0 le bit de poids faible):

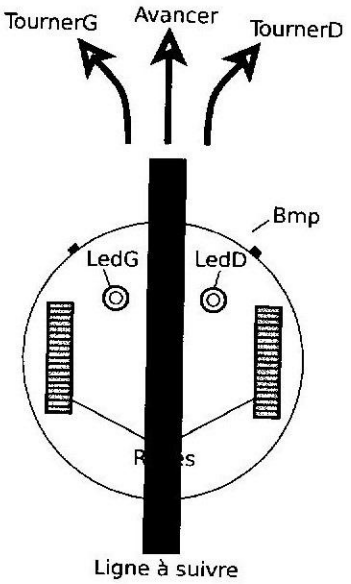
On remarque alors que multiplier les deux nombres A et B revient à faire une série de multiplications de bits et une somme.
En considérant les portes logiques classiques ainsi qu'un aditionneur 74HC283 déjà étudié en TP (et dont la documentation est présente à la fin du sujet), proposer un schéma permettant de faire la multiplication $C = A \times B$, A et B étant toujours codés sur 2 bits.



3. On s'intéresse maintenant à la multiplication de deux nombres $C = A \times B$ avec A et B codés sur 3 bits. Sur combien de bits doit être codé C?
$\hookrightarrow$

3 Robot suiveur de ligne

On veut étudier un robot suiveur de ligne. Le schéma ci-dessous présente une vue du dessus du système considéré.



Le robot possède 2 capteurs pour suivre la ligne: **LedG** qui lui indique la détection de la ligne à gauche du robot et **LedD** qui indique la détection de la ligne sur la partie droite. Le robot possède aussi un détecteur de choc frontal, nommé **Bmp**.

Quand il n'est pas en défaut, le robot avance (**Avancer**) tout le temps. En plus d'avancer, il doit se centrer sur la ligne. Pour cela, quand il détecte la ligne à gauche il doit tourner à gauche (**TournerG**) et quand il détecte la ligne à droite il doit tourner à droite (**TournerD**).

Le robot se met en défaut quand il rencontre un choc (**Bmp**), ou quand il sort de sa trajectoire. La sortie de trajectoire est détectée quand les capteurs **LedG** et **LedD** sont sur la ligne au même moment. Quand le robot est en défaut, le voyant **Def** doit être allumé.

1. Remplir la table de vérité du système considéré:

LedG	LedD	Bmp	Def	Avancer	TournerDroite	TournerGauche
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

Donner, en utilisant un tableau de Karnaugh, les équations simplifiées de **Def** et **Avancer**:
↪

2. Dessiner un logigramme pour la sortie **Avancer** avec les portes de votre choix:
   ↪

Il s'avère que vous n'avez que des composants 74HC00 (Documentation à la fin du sujet) à votre disposition pour réaliser ce câblage. Donner un logigramme compatible avec cette contrainte. De combien de boîtiers avez vous besoin?
   ↪

4 Questions diverses

1. Changement de bases:

$(23)_{10} = (\qquad)_{16}$ $\qquad$ $(23)_{16} = (\qquad)_{10}$

$(1011000)_2 = (\qquad)_{10}$ $\qquad$ $(1011000)_{BCD} = (\qquad)_{10}$

2. Simplifier les équations suivantes:

$Q_1 = \overline{y}.x.z + y.\overline{v}.z + y.x.z + y.v.z$ $\qquad$ $Q_2 = \overline{a}.\overline{c} + \overline{b.c} + \overline{a}.\overline{b} + a.c$

5. Functional diagram

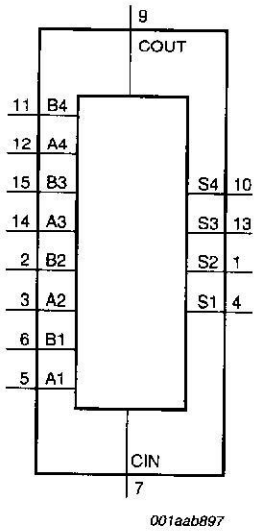


Fig 1. Functional diagram

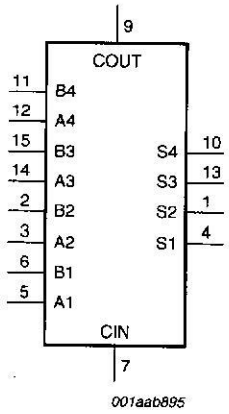


Fig 2. Logic symbol

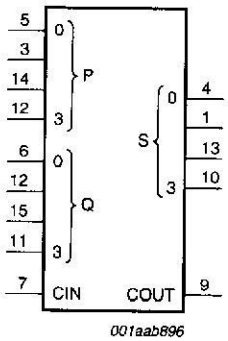


Fig 3. IEC logic symbol

© Koninklijke Philips Electronics N.V. 2004. All rights reserved.

6.2 Pin description

Table 3: Pin description

Symbol	Pin	Description
S2	1	sum output 2
B2	2	B operand input 2
A2	3	A operand input 2
S1	4	sum output 1
A1	5	A operand input 1
B1	6	B operand input 1
CIN	7	carry input
GND	8	ground (0 V)
COUT	9	carry output
S4	10	sum output 4
B4	11	B operand input 4
A4	12	A operand input 4
S3	13	sum output 3
B3	14	A operand input 3
A3	15	B operand input 3
V_{CC}	16	positive supply voltage

7. Functional description

7.1 Function table

Table 4: Function table [1]

Pins	Input									Output				
	CIN	A4	A3	A2	A1	B4	B3	B2	B1	COUT	S4	S3	S2	S1
Logic levels	L	H	L	H	L	H	L	L	H	H	L	L	H	H
Active HIGH [2]	0	1	0	1	0	1	0	0	1	1	0	0	1	1
Active LOW [3]	1	0	1	0	1	0	1	1	0	0	1	1	0	0

[1] H = HIGH voltage level;
L = LOW voltage level.

[2] Example for active HIGH: 10 + 9 (0 + 1010 + 1001) = 19 (10011).

[3] Example for active LOW: 5 + 6 (1 + 0101 + 0110) = 12 (01100).

© Koninklijke Philips Electronics N.V. 2004. All rights reserved.

4. Functional diagram

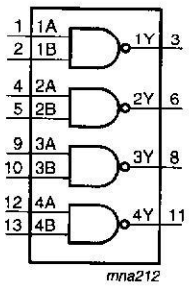


Fig 1. Logic symbol

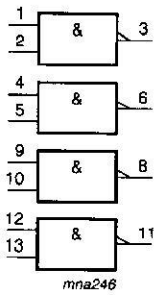


Fig 2. IEC logic symbol

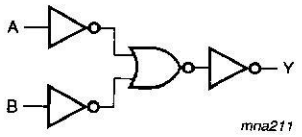


Fig 3. Logic diagram (one gate)

5. Pinning information

5.1 Pinning

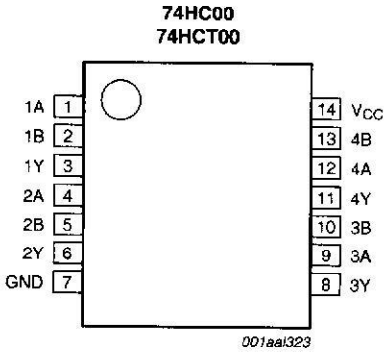
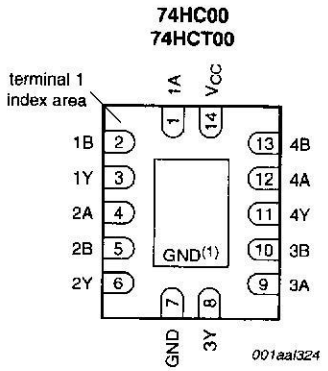


Fig 4. Pin configuration DIP14, SO14 and (T)SSOP14



(1) This is not a supply pin. The substrate is attached to this pad using conductive die attach material. There is no electrical or mechanical requirement to solder this pad. However, if it is soldered, the solder land should remain floating or be connected to GND.

Fig 5. Pin configuration DHVQFN14

5.2 Pin description

Table 2. Pin description

Symbol	Pin	Description
1A to 4A	1, 4, 9, 12	data input
1B to 4B	2, 5, 10, 13	data input

All information provided in this document is subject to legal disclaimers.

© NXP B.V. 2011. All rights reserved.